



CRICTE 2017

XXVIII Congresso Regional de Iniciação Científica e Tecnológica em Engenharia



O ENTRETENIMENTO ENQUANTO FERRAMENTA PARA APRENDIZAGEM DA LINGUAGEM DE DESCRIÇÃO DE HARDWARE (HDL) APLICADO EM FPGA

Eduardo Giuliani

Acadêmico do curso de Engenharia Elétrica na Universidade Federal de Santa Maria
eduardogiuliani2009@hotmail.com

Ariel Rhuan de Oliveira Bauer

Acadêmico do curso de Engenharia Elétrica na Universidade Federal de Santa Maria
arielobauer@gmail.com

Celso Becker Tischer

Professor do curso de Engenharia Elétrica na Universidade Federal de Santa Maria
cbtischer@gmail.com

Resumo. *Este trabalho apresenta o desenvolvimento do Jogo General através da linguagem de descrição de hardware (HDL) aplicado em FPGA (Field Programmable Gate Array). O Jogo General originalmente concebido por dados numéricos, caneta e papel, neste trabalho é constituído por chaves, botões, displays e LED's disposto em um plataforma, no intuito de aplicar o conhecimento adquirido em sala de aula, transformando o entretenimento em uma ferramenta para aprendizagem. Para isto, utilizou-se o software Quartus II Web Edition da Altera, para desenvolver a lógica computacional do jogo, descrita em VHDL (VHSIC Hardware Description Language). A implementação do jogo general se deu a partir da placa FPGA da Altera, Família Cyclone IV - Módulo 4CE115, sendo esta responsável por possibilitar a interação entre os jogadores e os periféricos do jogo.*

Palavras-chave: VHDL, FPGA, Jogo General.

1. INTRODUÇÃO

As primeiras Linguagens de Descrição de Hardware (HDL - *Hardware Description Language*) foram desenvolvidas no final dos anos 60 com o objetivo de descrever e simular dispositivos *hardware*. Elas possibilitam não só a descrição das interconexões estruturais entre os componentes, mas também inclui métodos que permitem descrever o comportamento dos próprios componentes [1].

Por volta dos anos 80, com o aperfeiçoamento de linguagens mais antigas, surge a linguagem chamada VHDL – ou "VHSIC - Very High Speed Integrated Circuits"), a qual foi bem aceita pela comunidade de desenvolvedores de *hardware*, tornando-se padrão estabelecido pela organização internacional IEEE (Institute of Electrical and Electronic Engineers) [2].

FPGA's são placas compostas por milhares de transistores e fazem basicamente o que vários circuitos integrados fariam, com a diferença de que sua matriz é reprogramável [3], ou seja, o sistema não

precisa ser ajustado fisicamente, e sim virtualmente através do *hardware* que é representado através da linguagem de descrição, sendo possível descarregar e carregar na placa.

Dada a importância da evolução da descrição de *hardware*, em especial a linguagem VHDL, agregada à facilidade de implementação em dispositivos FPGA, objetiva-se neste trabalho o desenvolvimento de uma lógica de circuito que possibilita o correto funcionamento do Jogo General empregado a um FPGA, a fim de proporcionar o aprendizado e despertar interesse de alunos de engenharia para sistemas lógicos programáveis através do entretenimento.

2. O JOGO GENERAL

O jogo general é constituído pelo lançamento simultâneo de cinco dados numéricos por um determinado jogador, como ilustrado na Fig. 1.

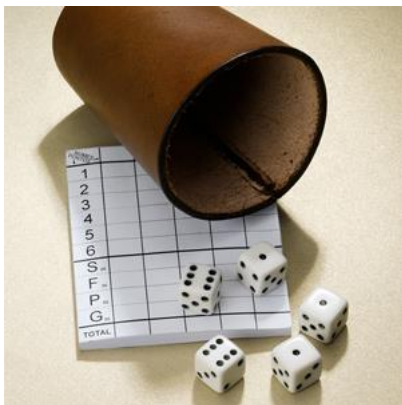


Figura 1. Ilustração dos elementos do jogo General.

A prática do jogo segue algumas regras específicas, tais como: após o primeiro lançamento, o jogador avalia a sequência formada pelos cinco dados, se for apropriada, os pontos da rodada podem ser computados, escolhendo-se o tipo de combinação desejada, conforme mostrado na Tabela 1, caso a sequência não seja satisfatória, o jogador tem direito a mais dois lançamentos, sendo que, após cada

lançamento o jogador pode travar alguns dados para que não ocorra a mudança do número.

Tabela 1. Combinações do Jogo General

Escolha	Combinações	Jogador <i>n</i>
0001	1	
0010	2	
0011	3	
0100	4	
0101	5	
0110	6	
0111	Trinca	
1000	Quadra	
1001	Full House	
1010	Sequência	
1011	General	
	Total	

Finalizado os lançamentos, o jogador da vez deve registrar sua pontuação de acordo com as 11 possibilidades mostradas na Tabela 1. Posteriormente definido a combinação da rodada, esta não poderá futuramente ser escolhida, além disto, não havendo uma combinação disponível compatível com os dados lançados, deve-se escolher uma combinação a ser anulada. A pontuação específica para cada item da Tabela 1 dependendo das combinações dos dados está detalhada em [4].

Ao término das onze rodadas, cada jogador haverá uma pontuação final específica, sendo esta, a soma das pontuações de todas as rodadas. O jogador que obtiver o maior número de pontos é considerado vencedor.

3. LÓGICA HDL DESENVOLVIDA

A lógica em VHDL desenvolvida possui inúmeras condições e derivações em seu funcionamento. Para facilitar a compreensão da dinâmica presente na descrição que estrutura o Jogo General, o fluxograma mostrado na Fig. 2 demonstra de forma generalizada, os comandos disponíveis e as etapas para praticar o jogo.

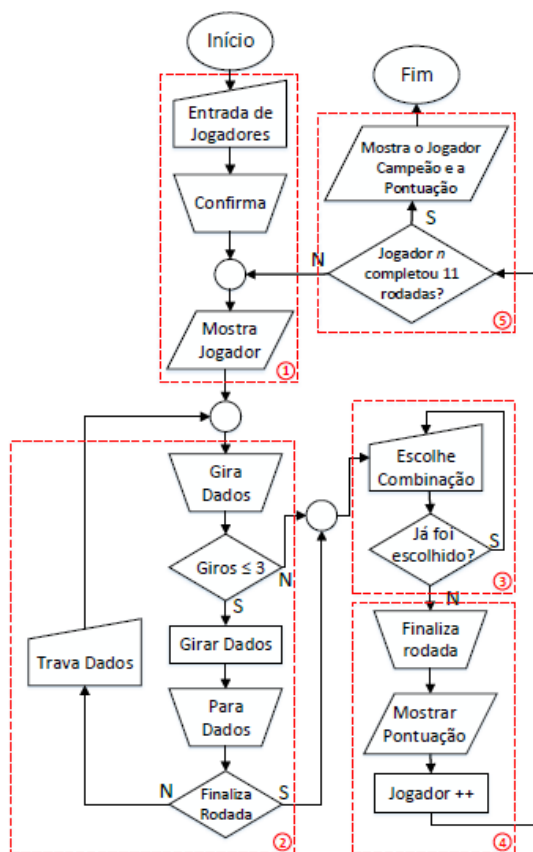


Figura 2. Fluxograma da descrição de hardware desenvolvida.

O Fluxograma apresentado na Fig. 2 demonstra o ciclo de uma rodada para n jogadores. A lógica de cada bloco de instrução é descrita abaixo:

1) *Número de Jogadores*: a inicialização do jogo é dada pela identificação do número de jogadores que participará da competição, este processo é realizado através de uma chave, o circuito permanece no modo de espera até que a informação seja concluída por intermédio de um botão. A partir disto o primeiro jogador da rodada é identificado.

2) *Gira/Para Dados*: Nesta estrutura cada jogador pode Girar os dados no máximo 3 vezes, no qual é verificado pelo laço de condição de *Giros*, tal como:

- Após o botão GIRA ser pressionado, SE *Giros* for menor ou igual a 3, será iniciado o incremento dos dados até o botão de PARA ser pressionado. Nesta etapa o jogador pode escolher dados específicos para serem mantidos com os

valores obtidos em até três vezes ou Finalizar a rodada e iniciar o terceiro bloco de instruções.

- Se *Giros* possuir valor igual a 3, o laço Gira/Para é interrompido indicando que o terceiro bloco de instruções será realizado.

3) *Combinações*: Nesta etapa o circuito entra novamente em modo de espera para que o jogador determine a combinação a ser pontuada. Se a escolha foi anteriormente usada, nada acontecerá e o jogador deverá informar uma combinação válida.

4) *Instrução de finalização*: A última etapa da descrição inicia-se após o jogador pressionar Finalizar rodada posterior a escolha de uma combinação válida, a variável da pontuação da rodada é mostrada e salva para o jogador da vez. O próximo jogador entra na rodada após o botão de Reset ser pressionado, e desta forma o incremento do jogador é realizado e o clique da rodada recomeça.

5) *Fim do Jogo*: No total onze rodadas para cada jogador são efetuadas, e após finalizadas o jogador vencedor é exibido com sua pontuação.

4. RESULTADOS OBTIDOS

A implementação da descrição desenvolvida foi realizada em uma placa FPGA da Altera, família Cyclone IV - 4CE115, conforme mostrada na Fig. 3, no qual a disposição dos elementos que envolvem o jogo general pode ser observada.

A primeira etapa do Jogo General é a entrada do número de jogadores, os “switches” presentes na parte inferior da placa são dedicados a esta operação.

Os dados são representados por cinco displays de sete segmentos que realizam a contagem de forma crescente entre os números de UM a SEIS em frequências distintas, sendo estas: 1.25 MHz, 1.6 MHz, 2.6 MHz, 2.35 MHz, e 1.8 MHz respectivamente.

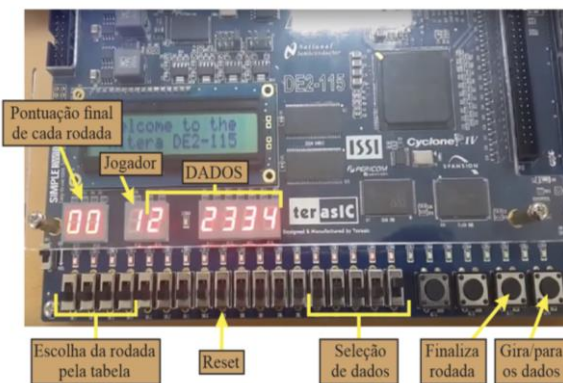


Figura 3. Organização dos comandos e informações do Jogo General.

O incremento da contagem e a interrupção dos dados ocorre por meio de um “*Push Button*” chamado de “Gira/para”, sendo que cada jogador tem a possibilidade de pressioná-lo até três vezes para girar os dados. Caso deseje-se “Travar” o(s) dado(s) de forma aleatória, 5 “*switches*” dedicados para operação de “Seleção de dados” são utilizados. Ao final dos lançamentos, a escolha da combinação a ser pontuada se faz através de 4 “*switches*”, determinada de forma binária, ou seja, a combinação disposta na tabela de pontuações, como mostrada na Tabela 1, é escolhida com base na “Escolha da rodada pela tabela” na faixa de “0001” a “1011” em binário.

A finalização da rodada e a pontuação decorrente desta, são efetuadas através de um segundo “*Push button*”, chamado de “Finaliza rodada”, no qual a pontuação da rodada que será armazenada na memória do circuito é mostrada em dois displays, conforme detalhado na Figura 3, enquanto outro display apresenta o jogador que realizou a rodada e que receberá esta pontuação.

Ao final das 11 rodadas para todos os jogadores, quando pressionado o botão “Finaliza rodada”, o número do jogador ganhador será apresentado no display e sua pontuação aparecerá em outros 3 displays de 7 segmentos. O botão reset deve ser acionado após cada lançamento, a fim de reiniciar os valores dos dados e das variáveis que evoluem a lógicas desenvolvida.

5. CONSIDERAÇÕES FINAIS

Com o desenvolvimento desta atividade foi possível ter a perfeita jogabilidade do Jogo General na placa FPGA. Este entretenimento trouxe ao público envolvido o interesse e a curiosidade pela linguagem de descrição de *hardware*.

Portanto, o desenvolvimento deste projeto na linguagem de descrição VHDL, analisando sua padronização mundial para qualquer tecnologia, pôde proporcionar não só uma experiência de divertimento, mas também uma visão do emprego desta linguagem em outras aplicações, que poderão ser utilizadas para soluções tecnológicas nas mais diversas áreas.

6. REFERÊNCIAS

- [1] Vahid F. Sistemas Digitais, Projeto, Otimização e HDLs. São Paulo:Prentice-Hall; 2008.
- [2] D' Amore, Roberto. VHDL: Descrição e Síntese de Circuitos Digitais . 2. ed. Rio de Janeiro: LTC, 2012.
- [3] Moore A.; Wilson R. FPGAs for Dummies. 2ª edição. Hoboken, New Jersey: John Wiley & Sons, Inc., 2017.
- [4] Vancura, Olaf. Advantage yahtzee. Huntington Press; 1 Edição, 2001.