



CRICTE 2017

XXVIII Congresso Regional de Iniciação Científica e Tecnológica em Engenharia



CONTROLE DIGITAL DE UM ELEVADOR BASEADO NA LINGUAGEM DE DESCRIÇÃO DE HARDWARE UTILIZANDO DISPOSITIVO FPGA

Wagner Barreto da Silveira

Acadêmico do curso de Engenharia Elétrica da Universidade Federal de Santa Maria
wasilveira91@hotmail.com

Maicon de Miranda

Acadêmico do curso de Engenharia Elétrica da Universidade Federal de Santa Maria
maicondemiranda@hotmail.com

Celso Becker Tischer

Professor do curso de Engenharia Elétrica da Universidade Federal de Santa Maria
cbtischer@gmail.com

Resumo. *Este artigo apresenta o desenvolvimento de um código baseado na linguagem de descrição de hardware (HDL) empregado em FPGA (field-programmable gate array) para o controle de um elevador com fins didáticos. O código HDL desenvolvido associado à lógica de controle digital foi implementado no dispositivo FPGA da ALTERA - Cyclone IV, módulo 4CE115. A metodologia aplicada para o desenvolvimento deste trabalho constitui-se inicialmente na revisão bibliográfica sobre HDL, no estudo e simulação da ferramenta computacional Quartus II fornecida pela ALTERA, bem como a elaboração da lógica de controle implementado no kit didático. Os resultados obtidos são apresentados e discutidos ao longo do trabalho.*

Palavras-chave: VHDL. FPGA. Elevador.

1. INTRODUÇÃO

A tecnologia de lógica programável voltado ao desenvolvimento de soluções, seja ela no projeto de produtos ou soluções cotidianas, vem apresentando nos últimos anos um crescimento expressivo. Funcionalidades e características de

integração entre componentes eletrônicos obtidas por meio de linguagens de programação vem possibilitando diversas empresas a investirem e migrarem para este nicho de mercado no qual soluciona problemas das mais diversas áreas [1].

Na Engenharia Elétrica a utilização de um *hardware* empregado em FPGA (*Field Programmable Gate Array*) possibilita idealizar uma gama de projetos tecnológicos. O FPGA é um circuito integrado que contém um grande número de unidades lógicas idênticas. Estas podem ser vistas como componentes padrões que podem ser configurados independentemente e interconectados a partir de uma matriz de trilhas condutoras e *switches* programáveis [2].

A implementação prática de projetos embasado em FPGA, proporciona uma solução imediata, descartando a necessidade de fabricação de placas de circuito impresso para uma aplicação específica, além do custo-benefício, dado pela distribuição em massa destes dispositivos. No mercado, tais atrativos vem exigindo profissionais mais qualificados a fim de desenvolver lógicas de circuitos através de linguagens de descrição de *hardware*, no qual, os FPGAs trabalham.

A linguagem de descrição de *hardware* VHDL – ou "VHSIC - *Very High Speed Integrated Circuits*") normalizado pelo IEEE (*Institute of Electrical and Electronic Engineers*) em 1987, tornou-se padrão mundial para qualquer tecnologia. As ferramentas de *hardware* computadorizadas desenvolvidas nos dias atuais aceitam esta linguagem como entrada. O VHDL além de suportar projetos com múltiplos níveis de hierarquias favorece o projeto “top-down” e possibilita descrever *hardware* em diversos níveis de abstração [3, 4]. Essas vantagens fazem com que diversas empresas desenvolvam projetos empregando FPGAs.

Visto a inclusão maciça da tecnologia de FPGAs e VHDL nos equipamentos eletrônicos e uma crescente demanda por profissionais qualificados voltado a sistemas lógicos programáveis, este trabalho apresenta o desenvolvimento de uma lógica de circuito que possibilita o correto funcionamento de um elevador de oito andares cujo comandos são condicionados exclusivamente por um FPGAs, sendo que o controle do mesmo deverá atender a certos requisitos de projeto previamente estabelecidos.

2. REQUISITOS DE PROJETO

O projeto e desenvolvimento de qualquer sistema automatizado geralmente inicia-se com requisitos prévios, e a partir deles outros são incluídos. Neste caso não foi diferente, o ponto de partida desde trabalho foi realizado seguindo uma linha de comandos previamente estabelecidos, chamados de requisitos de projeto, tais como:

- Se não houver pedidos, o elevador fica parado com a porta retrátil da cabine aberta. Caso seja realizado um pedido para algum andar diferente que estava parado, a porta deverá ser fechada e o pedido deverá ser atendido;
- O elevador atende todas as chamadas internas da cabine na direção em que está

seguindo e somente quando atendido a todas, poderá mudar de direção;

- O motor que aciona a porta retrátil da cabine deverá permanecer acionado por dois segundos para as operações de abrir ou fechar. Identificado com luzes vermelhas e verdes;
- Na botoeira interna do elevador existe um botão de emergência que enquanto apertado trava o elevador onde esteja. Se após soltar o botão de emergência e existirem pedidos pendentes, eles serão atendidos normalmente;

A seguir o detalhamento do algoritmo desenvolvido para a obtenção do controle do elevador será apresentado.

3. ALGORITMO PROPOSTO

Para melhor entendimento do funcionamento do algoritmo, foram desenvolvidos funções que descrevem de maneira sucinta como o elevador realiza suas operações principais, tais como: Abertura e Fechamento da porta retrátil, Incremento e Decremento dos Andares, Gravação e Atendimento de uma chamada.

A lógica desenvolvida emula a passagem dos andares através da variável chamada ‘Andar’, no qual o incremento ou decremento desta é realizado em intervalos idênticos de tempo, sempre de acordo com as chamadas realizadas para o elevador (‘Para cima’ ou ‘Para baixo’), respeitando o sentido de deslocamento (Se o elevador está se deslocando para cima, continuará atendendo chamadas ‘Para cima’, ou vice-versa).

3.1 Abertura e fechamento da porta retrátil

A primeira função se refere à abertura e fechamento da porta retrátil, este processo se repete em todos os andares quando há pedidos a cumprir. Duas variáveis chamadas ‘Abri_Porta’ e ‘Fecha_Porta’ são modificadas de acordo com os pedidos

internos ou externos para o elevador, se uma destas for igual a 1 sua função será executada em 2s (tempo definido para teste) conforme mostrado na Fig. 1. Após este tempo é identificada a situação da porta retrátil: aberta ou fechada.

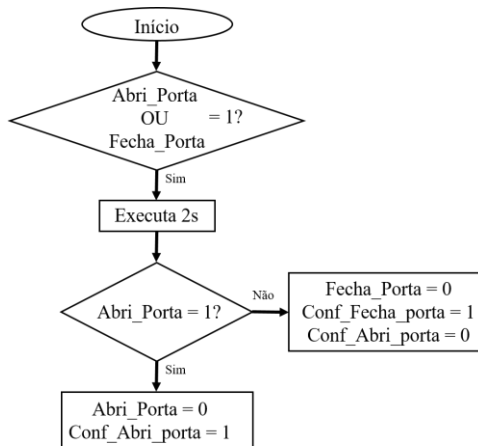


Figura 1. Fluxograma de Abertura e Fechamento da porta retrátil.

3.2 Deslocamento vertical do elevador

O funcionamento desta etapa pode ser verificado na Fig. 2. O incremento e decremento dos andares ocorre a cada 2 segundos, tal operação é dependente das variáveis ‘Chamada_Cima’ e ‘Chamada_Baixo’ que definem o andar exato que o elevador deverá estar juntamente com o sentido que o mesmo deverá tomar, contudo, o deslocamento ocorrerá apenas se a porta retrátil estiver fechada (variável ‘conf_fecha_porta’).

3.3 Chamadas internas e externas

Esta função define o percurso completo que o elevador deve cumprir. O deslocamento do mesmo é dependente das chamadas externas do elevador e das chamadas internas realizadas de dentro da cabine. A cada pedido realizado as variáveis ‘chamada_cima’ e ‘chamada_baixo’ são modificadas de acordo com a posição do elevador em relação ao andar que foi solicitado o pedido.

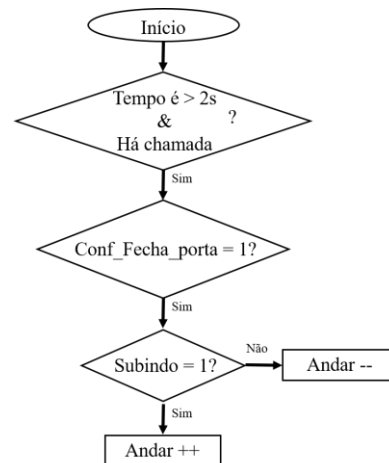


Figura 2. Fluxograma de deslocamento vertical do elevador.

3.4 Função Operação

Esta rotina é responsável por realizar a integração entre as principais funções da lógica desenvolvida, a Abertura e Fechamento da porta retrátil, o deslocamento vertical do elevador e a função de atendimento das chamadas ‘conversam’ na função Operação. Para todos os andares tais funções trabalham de forma semelhante.

4. RESULTADOS OBTIDOS

A descrição VHDL desenvolvida para o controle do elevador de oito andares foi implementada em uma placa FPGA da Altera, família Cyclone IV - Módulo 4CE115. A disposição dos elementos que envolvem todo o processo e funcionamento do elevador pode ser observado na Fig. 3. Um bloco é dedicado para identificação visual aos usuários, e outro destinado a operação, ou seja, periféricos de entrada para realização de chamadas externas e internas, além do botão de emergência que deverá estar contido dentro da cabine do Elevador.

Dois display de 7 segmentos são utilizados para identificar o tempo da abertura e fechamento da porta retrátil, quando esta entra em operação, a contagem regressiva de 2 segundos é mostrada. O estado em que a porta está é identificado através de 4 Led’s, no qual demonstra: Porta

Aberta; Porta Abrindo; Porta Fechada e Porta Fechando.

Os andares são representados por outro display de 7 segmentos conforme mostrado na Fig. 3. A contagem de 1 até 8 e vice-versa pode ser acompanhada visualmente, sendo que o incremento e decremento de um andar para outro é realizado a cada 2 segundos.

O deslocamento vertical do elevador ocorre apenas quando houver chamadas, e para isto, 16 *switches* são utilizados, sendo 8 dedicados à Chamadas Internas e 8 dedicados à Chamadas Externas, as chamadas a serem cumpridas são demonstradas em 16 Led's.

O sinal de subida ou descida para acionamento da máquina que movimenta o elevador é demonstrado em 2 Led's, identificam o deslocamento do mesmo, tal como: Elevador Subindo e Elevador Descendo.

Para o botão de emergência, um *Push Button* é utilizado, quando acionado o elevador interrompe o ciclo do trabalho e entra no modo de espera, seu ciclo é retomado após o botão ser desocupado.

5. CONSIDERAÇÕES FINAIS

Com o desenvolvimento e implementação deste projeto, verificou-se que a utilização de dispositivos lógicos programáveis, tais como os FPGAs, agregado a uma linguagem de descrição de *hardware* estão em constante crescimento no mercado de trabalho, principalmente voltado na área de automação de sistemas de controle. A possibilidade de implementação prática como visto neste trabalho traz uma nova abordagem e incentivo no desenvolvimento de soluções tecnológicas, como a substituição de controladores lógicos programáveis (CLPs), geralmente utilizados no controle de elevadores nos dias atuais.

O protótipo do elevador está atualmente em fase de desenvolvimento, contudo, através da lógica de circuito realizada pode-se obter o pleno funcionamento de um elevador de oito andares através do FPGA.

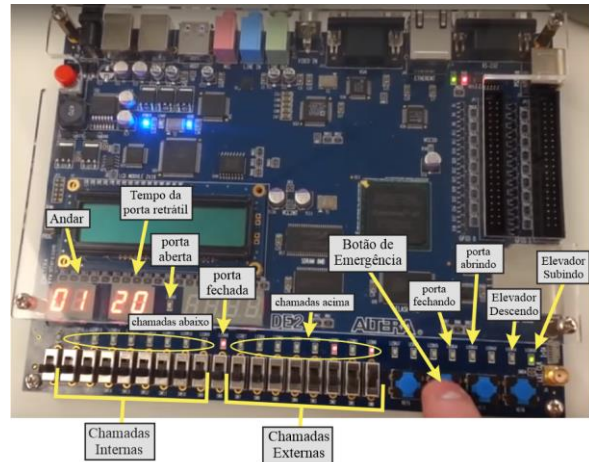


Figura 3. Disposição dos comandos e informações na placa FPGA.

6. REFERÊNCIAS

- [1] Melo, Francisco; Dias, Roberto; Steinbach Reginaldo. FPGA para todos: Um projeto para a disseminação da Tecnologia de lógica programável. Congresso Brasileiro de Educação em Engenharia – Cobenge 2011.
- [2] Moore A.; Wilson R. FPGAs for Dummies. 2ª edição. Hoboken, New Jersey: John Wiley & Sons, Inc., 2017.
- [3] Vahid F. Sistemas Digitais, Projeto, Otimização e HDLs. São Paulo:Prentice-Hall; 2008.
- [4] D' Amore, Roberto. VHDL: Descrição e Síntese de Circuitos Digitais. 2. ed. Rio de Janeiro: LTC, 2012.